

日 本 国 特 許 庁
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出 願 年 月 日
Date of Application: 2003年 3月27日

出 願 番 号
Application Number: 特願2003-088958
ST. 10/C]: [JP2003-088958]

願 人
Applicant(s): 株式会社ディーブイイー
トレックスデバイス株式会社

CERTIFIED COPY OF
PRIORITY DOCUMENT

2004年 4月 2日

特許庁長官
Commissioner,
Japan Patent Office

今 井 康 夫

【書類名】 特許願

【整理番号】 T022000002

【あて先】 特許庁長官殿

【国際特許分類】 G05F 3/00

【発明者】

 【住所又は居所】 東京都中央区日本橋馬喰町一丁目 5 番 1 号 株式会社デ
 ィーブイイー内

 【氏名】 仲 剛志

【発明者】

 【住所又は居所】 東京都中央区日本橋茅場町一丁目 1 3 番 1 2 号 トレ
 ックスデバイス株式会社内

 【氏名】 前川 貴

【特許出願人】

 【識別番号】 594139573

 【氏名又は名称】 株式会社ディーブイイー

【特許出願人】

 【識別番号】 300028665

 【氏名又は名称】 トレックスデバイス株式会社

【代理人】

 【識別番号】 100101236

 【弁理士】

 【氏名又は名称】 栗原 浩之

【手数料の表示】

 【予納台帳番号】 042309

 【納付金額】 21,000円

【提出物件の目録】

 【物件名】 明細書 1

 【物件名】 図面 1

 【物件名】 要約書 1

【包括委任状番号】 0005793

【包括委任状番号】 0005058

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 安定化電源回路

【特許請求の範囲】

【請求項 1】 複数のスイッチとコンデンサとを有し、各スイッチの選択的な ON 動作及び OFF 動作の組み合わせによりコンデンサに電荷を蓄積してこの電荷に基づく電圧を出力電圧とするチャージポンプ電源回路と、上記出力電圧と所定の基準電圧とを比較して両者の偏差に基づく誤差信号を出力する誤差増幅器とを有するとともに、

上記チャージポンプ電源回路の上記スイッチの一つ又は複数を電界効果トランジスタで構成するとともに、そのゲートをチャージ又はディスチャージする時間を、上記誤差信号に応じて制御して上記出力電圧を一定に保持するようにしたことを特徴とする安定化電源回路。

【請求項 2】 請求項 1 に記載する安定化電源回路において、

電界効果トランジスタのゲートに直列に電流源を接続し、この電流源を誤差増幅器の誤差信号に応じて制御することにより上記ゲートをチャージ又はディスチャージする時間を制御するようにしたことを特徴とする安定化電源回路。

【請求項 3】 請求項 2 に記載する安定化電源回路において、

電流源はトランジスタで形成したことを特徴とする安定化電源回路。

【請求項 4】 請求項 3 に記載する安定化電源回路において、

電流源は MOS 型の電界効果トランジスタで形成したことを特徴とする安定化電源回路。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は安定化電源回路に関し、特にチャージポンプ電源回路に適用して有用なものである。

【0002】

【従来の技術】

電源回路の一種としてチャージポンプ電源回路がある。図 4 はダブラーと呼称

されるチャージポンプの代表的な一例を示す回路図である。同図に示すように、このチャージポンプは、4個のスイッチング素子1, 2, 3, 4と一個のコンデンサ5とを組み合わせたり、電源6の出力電圧を入力電圧 V_{in} とし、これを2倍に昇圧して出力電圧 V_{out} とするものである。

【0003】

さらに詳言すると、一定期間スイッチング素子1, 2をON状態とすることにより入力電圧 V_{in} の印加による電荷をコンデンサ5にチャージする。このとき、スイッチング素子3, 4はOFF状態としておく。この結果、コンデンサ5の両端の電圧が入力電圧 V_{in} となる。次の一定期間は、逆にスイッチング素子3, 4をON状態、スイッチング素子1, 2をOFF状態とする。このことによりスイッチング素子4を介して入力電圧 V_{in} がコンデンサ5の両端の電圧(V_{in})に重畳されて入力電圧 V_{in} の倍の電圧となり、スイッチング素子3を介して出力端子7の電圧、すなわち出力電圧 V_{out} となる。

【0004】

ここで、スイッチング素子1~4は、通常MOS FETで構成し、そのスイッチング動作はクロックパルス発生回路(図示せず。)が出力するクロックパルスで行う。また、このときの出力電圧 V_{out} は平滑コンデンサ8で脈動分を除去することによりその安定化が図られている。

【0005】

かかるチャージポンプ電源回路は、平滑コンデンサ8で一応はその出力電圧 V_{out} の安定化を図っているが、負荷電流が大きい場合には出力電圧 V_{out} が低下する等、その安定性に欠けるという問題があった。すなわち、上記チャージポンプ電源回路は、本質的にスイッチングレギュレータ乃至安定化電源回路としては機能し得ないものとなっている。

【0006】

そこで、チャージポンプ電源回路においてその出力電圧 V_{out} の安定化を図った安定化電源回路が提案されている。これを図5に示す。同図に示すように、この安定化電源回路は、出力電圧 V_{out} を表す電圧(本例の場合は出力電圧 V_{out} を抵抗9, 10の抵抗値 R_1, R_2 で分割した電圧)と、所定の基準電圧 V_{ref} と

を比較し、両者の偏差に基づく電圧として誤差信号を得、この誤差信号により MOS トランジスタで形成したスイッチング素子 4 の ON 抵抗を制御するものである。すなわち、この ON 抵抗の制御により、スイッチング素子 4 を介してコンデンサ 5 に重畳する電圧を制御し、出力電圧 V_{out} が一定になるように調整している。

【0007】

さらに詳言すると、当該チャージポンプのクロックパルスによりスイッチング素子 3 とともにスイッチング素子 4 を OFF 状態（スイッチング素子 1, 2 は ON 状態）とするときには、スイッチング素子 11 を ON 状態、スイッチング素子 12 を OFF 状態とする。

【0008】

逆に、スイッチング素子 4 を ON 状態とするときには、上記クロックパルスにより、スイッチング素子 11 を OFF 状態、スイッチング素子 12 を ON 状態とする。この結果、スイッチング素子 12 を介して誤差増幅器 13 の出力電圧である誤差信号がスイッチング素子 4 のゲートに印加されるが、その電圧値に応じてスイッチング素子 4 の ON 抵抗が変化する。すなわち、偏差の値に対応して、スイッチング素子 4 の ON 抵抗の値が決まり、この ON 抵抗に応じた電圧（ON 抵抗が小さい程、大きな電圧）をコンデンサ 5 に重畳して出力電圧 V_{out} を昇圧する。

【0009】

かくして、出力電圧 V_{out} が一定値に保持され、スイッチングレギュレータ乃至安定化電源回路として機能する。

【0010】

【発明が解決しようとする課題】

図 5 に示す安定化電源回路は、チャージポンプ電源回路としてその出力電圧 V_{out} の一応の安定化は図り得るものの、なお次の様な問題を有している。第 1 に、スイッチング素子 11、12 の切り換えにより誤差信号に基づく電圧でスイッチング素子 4 を駆動しており、この結果スイッチング素子 4 の出力電流は、やはり急激に変化するので、コンデンサ 5 にも急激に電荷がチャージされ、これに基

づく電流がスイッチング素子 3 を介して出力電流にリップルとなって重畳される。この結果、当該安定化電源回路の出力電圧の質が劣化する。第 2 に、誤差増幅器 1 3 は、その負荷であるスイッチング素子 4 を定電圧駆動する必要があるため、負荷容量が大きくなり、その分誤差増幅器 1 3 の容量も大きなものとする必要がある。

【0 0 1 1】

本発明は、上記従来技術に鑑み、出力電流のリップル変動を除去し得るとともに、これを小容量の素子で安定化し得るチャージポンプ電源回路を利用した安定化電源回路を提供することを課題とする。

【0 0 1 2】

【課題を解決するための手段】

上記課題を解決する本発明の第 1 の態様は、複数のスイッチとコンデンサとを有し、各スイッチの選択的な ON 動作及び OFF 動作の組み合わせによりコンデンサに電荷を蓄積してこの電荷に基づく電圧を出力電圧とするチャージポンプ電源回路と、上記出力電圧と所定の基準電圧とを比較して両者の偏差に基づく誤差信号を出力する誤差増幅器とを有するとともに、上記チャージポンプ電源回路の上記スイッチの一つ又は複数を電界効果トランジスタで構成するとともに、そのゲートをチャージ又はディスチャージする時間を、上記誤差信号に応じて制御して上記出力電圧を一定に保持するようにしたことを特徴とする。

【0 0 1 3】

本発明の第 2 の態様は、第 1 の態様に記載する安定化電源回路において、電界効果トランジスタのゲートに直列に電流源を接続し、この電流源を誤差増幅器の誤差信号に応じて制御することにより上記ゲートをチャージ又はディスチャージする時間を制御するようにしたことを特徴とする。

【0 0 1 4】

本発明の第 3 の態様は、第 2 の態様に記載する安定化電源回路において、電流源はトランジスタで形成したことを特徴とする。

【0 0 1 5】

本発明の第 4 の態様は、第 3 の態様に記載する安定化電源回路において、電流

源はMOS型の電界効果トランジスタで形成したことを特徴とする。

【0016】

【発明の実施の形態】

以下本発明の実施の形態を図面に基づき詳細に説明する。

【0017】

図1は本発明の実施の形態に係る安定化電源回路を示す回路図である。同図に示す安定化電源回路は、図5に示す安定化電源回路の誤差増幅器13の負荷を変更したものである。そこで、図5と同一部分には同一番号を付し、重複する説明は省略する。

【0018】

図1に示すように、本形態における誤差増幅器13の負荷は、スイッチング素子4を構成するMOS FET（本例の場合はP型）のゲートに直列に接続した電流源14である。すなわち、この電流源14を、誤差信号の電圧値に応じて制御することにより、スイッチング素子4を構成するMOS FETのゲートをディスチャージする時間を制御するようになっている。

【0019】

ここで、クロックパルスで行うスイッチング素子1～4のON/OFF動作に伴い、スイッチング素子11は、スイッチング素子3のON状態への切り換えと同時にスイッチング素子1、2とともにOFF状態となる（このモードをスイッチング素子3、4の「ONモード」という。）。この「ONモード」の間にスイッチング素子4（MOS FET）のゲートにチャージされた電荷を、電流源14の動作によりディスチャージするが、このディスチャージに要する時間は、誤差信号の電圧値に応じて決定される。すなわち、誤差信号の電圧値が大きければ大きい程（偏差が大きければ、大きい程）短時間でディスチャージされる。この結果、誤差信号の電圧値が大きいか、速やかに出力電圧 V_{out} の電圧値が昇圧されてその安定化が図られる。

【0020】

図2は、本形態のスイッチング素子4を構成するMOS FET（P型）の上記「ONモード」におけるゲート電圧特性を示すグラフである。同図に示すゲー

ト電圧特性は、ゲート電流をパラメータとするもので、①、②、③、④、⑤の順にゲート電流を小さくした場合、換言するとデイスチャージ時間を長くした場合を示している。なお、同図中、 V_{th} はスレッシュホールド電圧である。

【0021】

同図を参照すれば、「ONモード」に切り換わることによりスイッチング素子4はON状態となり得るが、その変化は緩やかなものとなる。ちなみに、図5に示す安定化電源回路においては、スイッチング素子4のゲート電圧が、誤差信号の電圧値に応じた一定電圧まで急激に変化する結果、その出力電流にリップルを生起する。これに対し、本形態においては、「ONモード」に切り換わった瞬間からスイッチング素子4のゲートの電荷のデイスチャージが開始され、このデイスチャージの開始時点では無限大であるON抵抗を漸減することによりスイッチング素子4の出力電流を漸増させている。そして、この出力電流の変化率が、誤差信号の電圧値に応じてその電圧値が大きい程、大きくなる。

【0022】

したがって、「ONモード」における当該安定化電源回路の出力電流の変化もスイッチング素子4の出力電流の変化を反映したものとなり、急激に変化することなくリップルを生起することもない。

【0023】

図3は、図1に示す電流源14のさらに具体的な実施例である。なお、同図中、図1と同一部分には同一番号を付し、重複する説明は省略する。

【0024】

図3に示すように、本実施例における電流源14は、N型のMOS FET 14aを素子とするもので、そのON/OFF動作をスイッチング素子14bで制御するように構成したものである。ここで、スイッチング素子14bは、スイッチング素子11と同期して同様のON/OFF動作を行い、「ONモード」においては、OFF状態となってMOS FET 14aを動作させる。かくして、誤差信号の電圧値に応じてスイッチング素子4のゲート電流値を制御する。

【0025】

なお、図3に示す実施例では、電流源14を構成する素子としてMOS FE

T 1 4 a を用いたが、これは、勿論バイポーラトランジスタで構成することもできる。ただ、この場合にはバイポーラトランジスタのエミッタに直列に抵抗を接続する必要がある、またバイポーラトランジスタは常にベース電流が流れるので、その分損失が大きいという問題はある。

【 0 0 2 6 】

さらに、上記実施の形態では、スイッチング素子 4 のゲートを誤差信号で制御するようにしたが、制御対象はこれに限るものではない。スイッチング素子 1 ～ 3 のゲートであれば、何れでも良く、また 2 個以上を対象とすることもできる。したがって、チャージポンプ電源回路をダブラーに限定する必要もない。複数のスイッチとコンデンサとを有し、各スイッチの選択的な ON 動作及び OFF 動作の組み合わせに伴い、コンデンサに電荷を蓄積してこの電荷に基づく電圧を出力電圧とするチャージポンプ電源回路であれば特別な制限はない。また、図 1 に示すスイッチング素子 4 は P 型の MOS FET で構成したが、これを N 型で構成することも勿論可能である。ただ、N 型の MOS FET を用いた場合には、これと組み合わせる電流源 1 4 のトランジスタは P 型とする必要がある、この電流源 1 4 で N 型の MOS FET のゲートを誤差信号に応じてチャージすることによりその ON 抵抗が漸減するように構成する必要がある。

【 0 0 2 7 】

【発明の効果】

以上実施の形態とともに具体的に説明した通り、チャージポンプ電源回路のスイッチの一つ又は複数を電界効果トランジスタで構成するとともに、そのゲートをチャージ又はディスチャージする時間を、上記誤差信号に応じて制御するようにしたので、ゲートを制御するスイッチの切り換え時に、ON 抵抗を無限大から漸減させて所定の値にすることができる。この結果、当該安定化電源回路の出力電流にリップルを生起することなく、その出力電圧を一定値に安定化し得る。このとき、上記ゲート電流の制御手段として電流源を用いた場合には、容易に所望の制御を行うことができる。

【 0 0 2 8 】

さらに、電流源をトランジスタで形成した場合には、誤差増幅器の負荷となる

電流源の容量が小さくて済み、この誤差増幅器の小型化、低廉化を図ることもできる。また、電流源のトランジスタをMOS FETで形成した場合には、これがOFF状態のときには電流が流れることはなく消費電力の低減に寄与し得る、IC化が容易である等の固有の効果を奏する。

【図面の簡単な説明】

【図 1】

本発明の実施の形態に係る安定化電源回路を示す回路図である。

【図 2】

図 1 に示す電流源の作用によるスイッチング素子のゲート電圧特性を示すグラフである。

【図 3】

図 1 に示す安定化電源回路の電流源及びその近傍部分を抽出して具体的に示す実施例に係る回路図である。

【図 4】

チャージポンプ電源回路を示す回路図である。

【図 5】

従来技術に係るチャージポンプ電源回路を利用した安定化電源回路を示す回路図である。

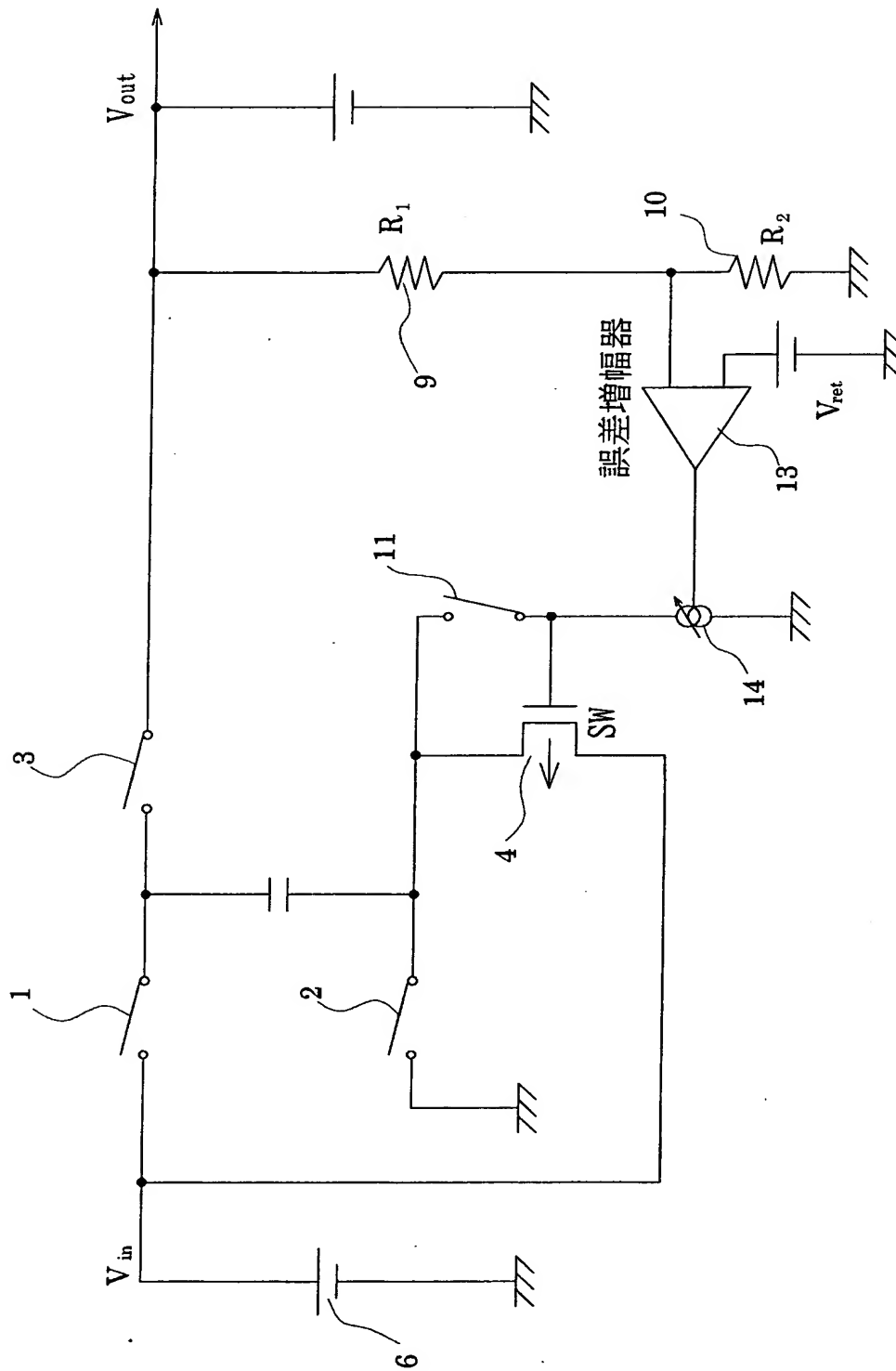
【符号の説明】

- 1, 2, 3, 4 スイッチング素子
- 5 コンデンサ
- 6 電源
- 7 出力端子
- 9, 10 抵抗
- 11, 12 スイッチング素子
- 13 誤差増幅器
- 14 電流源
- 14a MOS FET
- 14b スイッチング素子

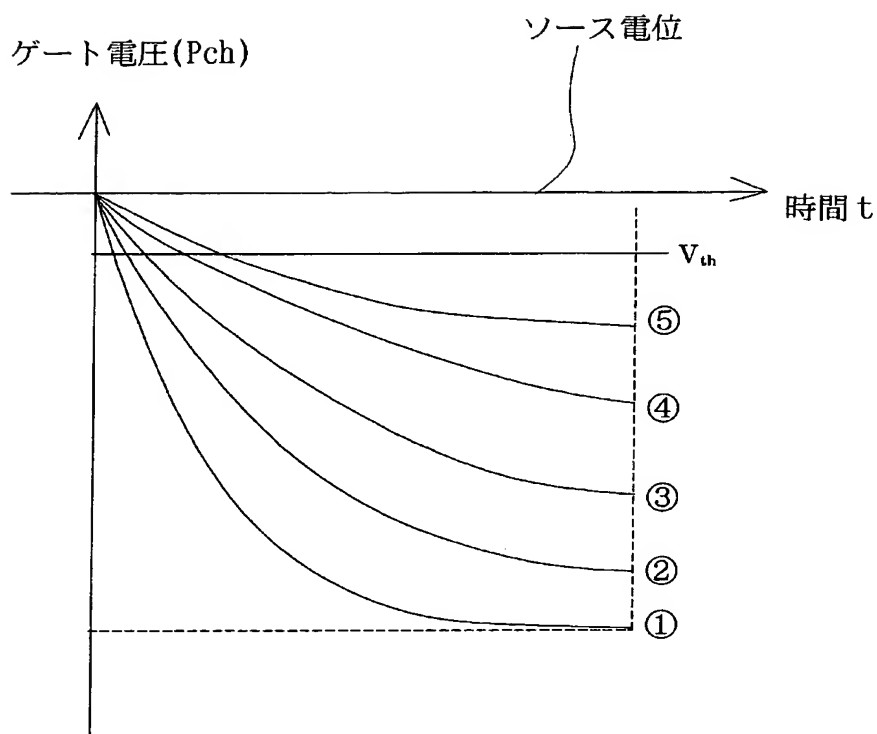
【書類名】

図面

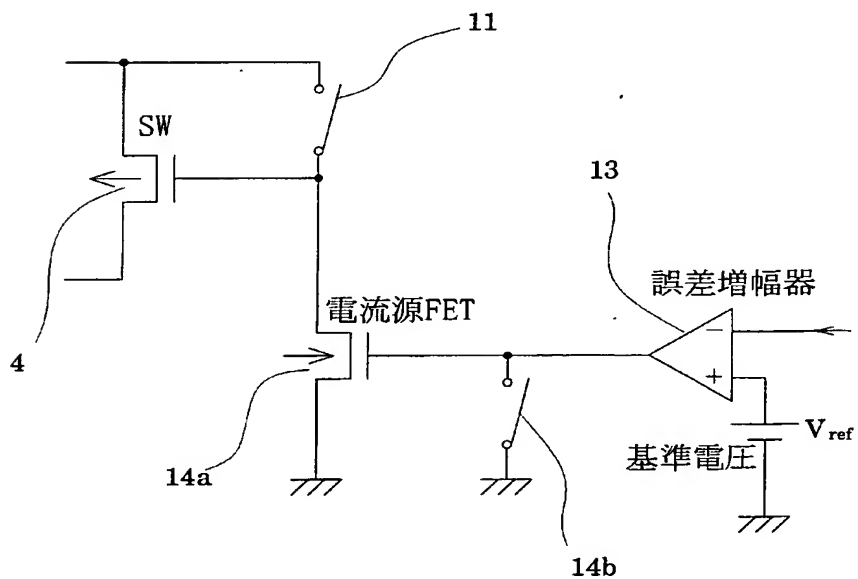
【図 1】



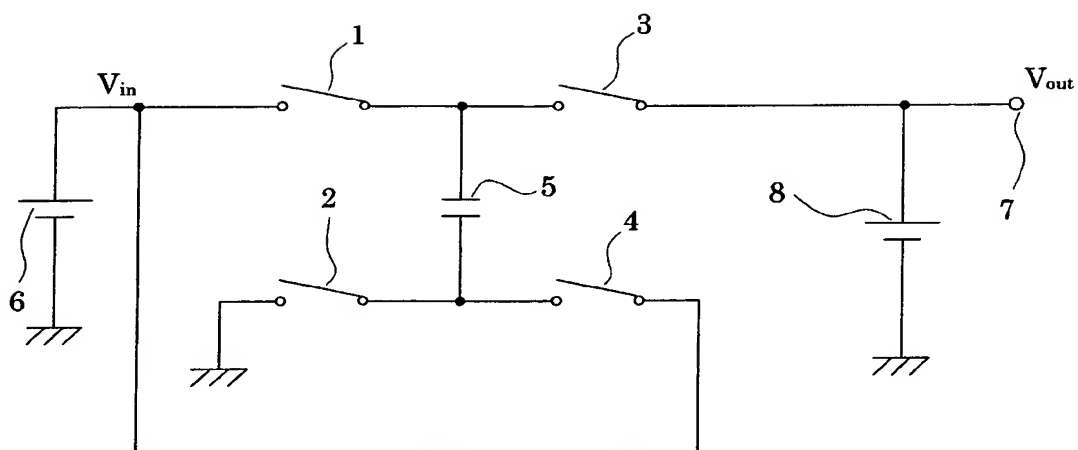
【図 2】



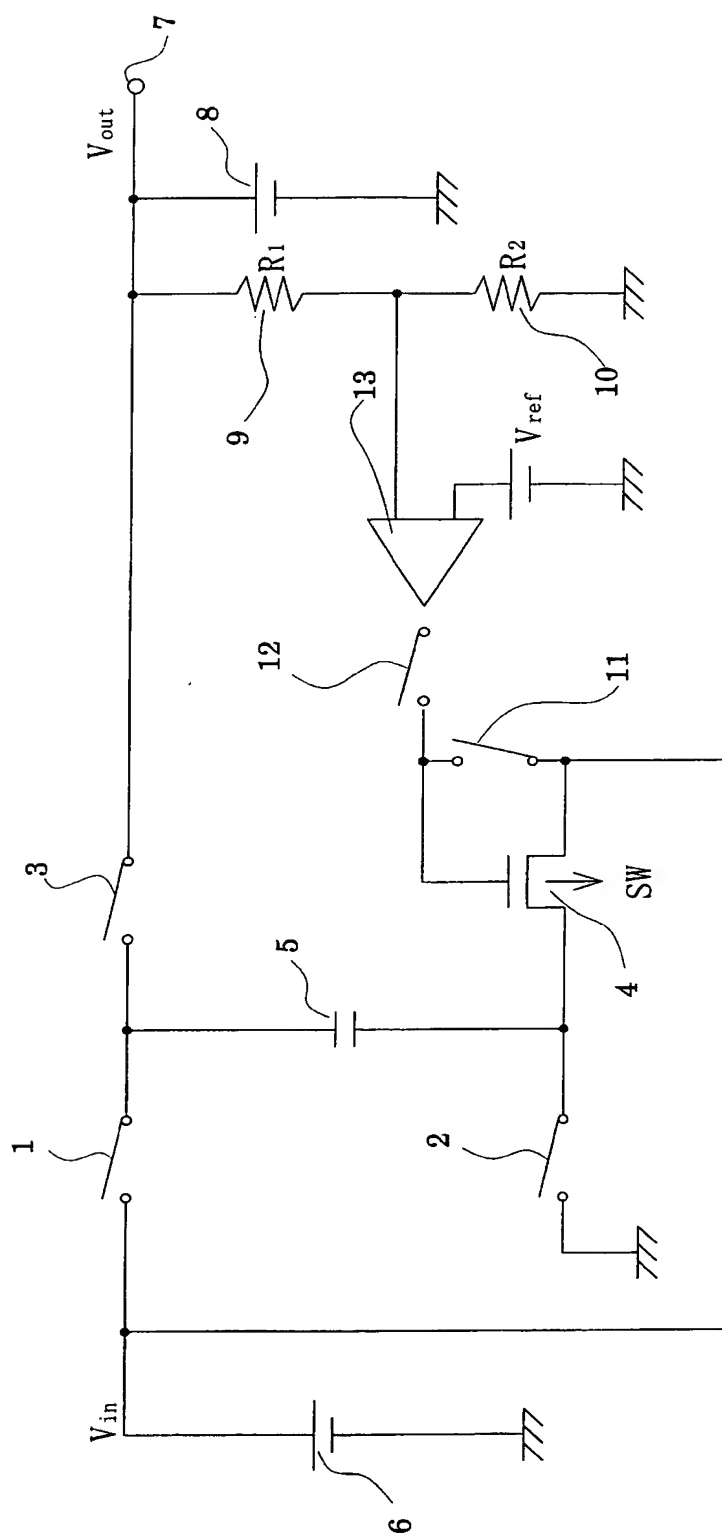
【図 3】



【図 4】



【図 5】



【書類名】 要約書

【要約】

【課題】 小さな電力で、出力電流のリプル変動を可及的に低減し得るチャージポンプ電源回路を利用した安定化電源回路を提供する。

【解決手段】 4 個のスイッチング素子 1, 2, 3, 4 とコンデンサ 5 とからなるチャージポンプ電源回路と、このチャージポンプ電源回路の出力電圧 V_{out} と基準電圧 V_{ref} とを比較して両者の偏差に基づく誤差信号を出力する誤差増幅器 13 とを有するとともに、MOS FET で形成したスイッチング素子 4 のゲートに直列に電流源 14 を接続し、このゲートをディスチャージする時間を、上記偏差信号に応じて制御して上記出力電圧を一定に保持するようにした。

【選択図】 図 1

認定・付加情報

特許出願の番号	特願 2 0 0 3 - 0 8 8 9 5 8
受付番号	5 0 3 0 0 5 0 8 5 5 5
書類名	特許願
担当官	第三担当上席 0 0 9 2
作成日	平成 1 5 年 3 月 2 8 日

< 認定情報・付加情報 >

【提出日】 平成15年 3月27日

次頁無

特願 2 0 0 3 - 0 8 8 9 5 8

出 願 人 履 歴 情 報

識別番号 [5 9 4 1 3 9 5 7 3]

1. 変更年月日	1 9 9 6 年 1 月 9 日
[変更理由]	住所変更
住 所	東京都中央区日本橋馬喰町 1 丁目 5 番 1 号
氏 名	株式会社ディーブイイー

特願 2 0 0 3 - 0 8 8 9 5 8

出 願 人 履 歴 情 報

識別番号 [3 0 0 0 2 8 6 6 5]

1. 変更年月日 2 0 0 2 年 9 月 2 6 日

[変更理由] 住所変更

住 所 東京都中央区日本橋茅場町一丁目 1 3 番 1 2 号

氏 名 トレックスデバイス株式会社